avionicstech@avic.com

DOI:10.12175/j.issn.1006-141X.2022.04.06

基于多核 DSP 的多波形管理设计

崔明明[1]，段瀚林[2]，羿昌宇[2]

（1. 海军驻上海地区第十军事代表室，上海 200233；
2. 中国航空无线电电子研究所，上海 200241）

[摘　要] 在使用多核处理器进行航空电子系统综合化设计时，各波形供应商通常因为各种限制，难以进行波形功能深度综合，因此目前的综合化仅仅是处理资源集中放置，并未很好地发挥多核处理器的效能。本文基于 TI 公司多核 DSP，设计了一种多波形管理框架，可以将多个无线电波形集中在一个多核 DSP 中灵活部署、运行并管理，充分发挥多核处理器运算能力，提高系统资源利用率。

[关键词] 多核 DSP；多波形；多核管理

[中图分类号]TN957.51　　[文献标识码] A　　[文章编号]1006-141X(2022)04-0037-07

A Design of Management for Multi-Waveform Based on Multi-core DSP

CUI Ming-ming[1]，DUAN Han-lin[2]，YI Chang-yu[2]

(1.The Tenth Military Representative Bureau Resident in Shanghai Region for The Naval Force, Shanghai 200233, China;
2.China National Aeronautical Radio Electronics Research Institute, Shanghai 200241, China)

Abstract: When using multi-core processors for avionics system integrated design, waveform suppliers are usually difficult to carry out in-depth waveform function integration due to various restrictions. Therefore, the current integration is only the centralized placement of processing resources, and it does not give full play to the effectiveness of multi-core processors. Based on Ti multi-core DSP, a multi waveform management framework is designed, which can flexibly deploy, run and manage multiple radio waveforms in one multi-core DSP, giving full play to the computing power of multi-core processors and improving the utilization of system resources.

Key words: multi-core DSP, multi-waveform, multi-core management

随着综合化、小型化需求的提升，现今的航空电子系统嵌入式平台更多采用多核处理器，将原本由分立式设备搭建的无线电功能进行综合化设计，大幅减少设备种类、体积和重量，提升系统综合效能[1]。

多核数字信号处理（DSP：Digital Signal Processing）和传统单核 DSP 相比的主要收益在于：

（1）可以将单个大型无线电波形的复杂功能逻辑拆分在多个 DSP 核心内并行执行，成倍提高运行效率，大幅提升性能；

（2）可以将多个小型无线电波形合并在一个多核 DSP 内实现（避免传统实现方式中给每个波形配

收稿日期：2022-08-27

引用格式：崔明明，段瀚林，羿昌宇 . 基于多核 DSP 的多波形管理设计 [J]. 航空电子技术 ,2022,53(4)： 37-43.

置一片 DSP），减少器件使用数量与设备体积。由于多核 DSP 的各个核心相互运行独立，因此合并后的波形性能基本不受影响。

在实际研发过程中，大型复杂波形（如雷达、电子战）功能由于逻辑复杂、数据量大，会充分使用多核 DSP 的性能 [2]。而对于小型波形，如种类繁多但是单个功能相对较为简单的通信、导航、识别类波形 [3]，这些波形一般由不同的研制单位提供且因为各种原因难以在研发阶段进行规范化、综合化设计，因此在硬件平台通用化的基础上，每个波形都需要占用一片多核 DSP，但一般只用到了一个核心进行功能实现，而让其他各个核心处于闲置状态，造成了运算资源浪费以及功耗、成本的上升。

为解决多个小型波形在多核 DSP 上的综合化设计的问题，需要设计有效的多波形管理运行机制并形成软件运行框架。经过前期预估，单个小型波形功能实现一般只需要使用一个 C6678 核心，因此框架可以将不同波形部署到不同的 DSP 核上，实现多核处理器计算资源充分利用。该框架的作用主要为：

（1）对波形任务进行动态、全生命周期管理。可以对多个波形进行集中管理，根据外部输入条件，将其配置到不同的处理核心去执行，准确实现每个波形的加载、卸载、启动、停止；

（2）实现波形管理与波形功能的解耦合。管理框架统一约束了波形对外数据通信接口、波形任务的运行及数据存储空间、波形任务的管理逻辑，只需要波形提供入口函数就可以运行，而不关心具体波形功能的实现细节，便于不同波形的整合与维护。

1 基本原理

多波形管理框架软件基于了 TI 公司的多核 DSP 芯片设计。以 TMS320C6678 为例，具备八个高性能 DSP 处理核心，具有丰富的存储、接口、运算资源。此外 TI 公司的 SYSBIOS 系统还为多核 DSP 提供了完善的硬件模块、总线接口、多核协作等驱动支持 [4]。框架在此基础上进行了功能的整合与扩展，如图 1 所示。

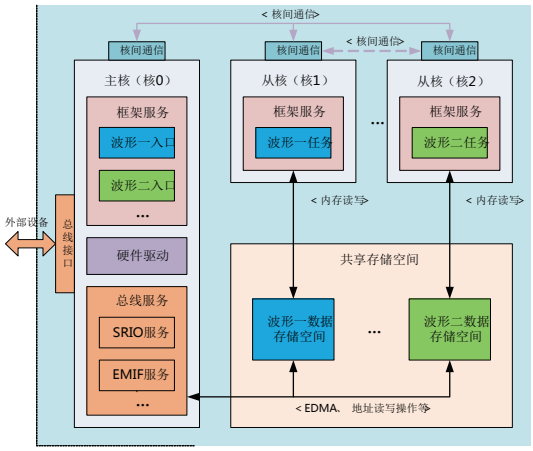


图 1 多波形管理框架结构

由于航空电子系统的众多波形需要进行集中管理，并根据具体的作战场景需求进行动态配置，因此多波形的管理框架采用“主核 - 从核”工作模式 [5]，主核负责波形任务管理、对外总线管理、硬件驱动管理等，从核负责具体波形功能的实现。波形任务创建后，主核通过总线接口（如 SRIO、EMIF）接收外部设备传递的波形原始数据，存入各波形在共享空间中对应的数据存储区，从核读取该区域的数据并执行算法，将最终结果也存入共享空间对应位置，由主核传递至外部设备。主从核之间由核间通信接口传递指令控制信息，波形运行结果由总线接口对外传输至其他设备。

管理框架包含以下五个部分：

（1）框架服务

框架服务是管理框架的核心，包括主核框架服务于从核框架服务两部分，主要完成波形任务的加载、创建、执行、停止、销毁等功能，并且为各个波形划分运行空间、数据空间，保证各波形间协调工作，互不冲突。框架服务还具有任务重构的能力，能够在不影响其他功能的情况下在线更改某个核的波形功能。

主核框架主要负责承接系统下发的任务指令，实现远程过程调用，完成相关资源的划分、创建及销毁，主核框架对外通信依托总线服务提供的通信中间件功能。

从核框架通过核间通信接收主核框架发来的具体操作指令，在本地进行具体的波形任务的加载、创建、执行、停止、销毁等功能，以及资源的相关操作。

（2）总线服务

总线服务是管理框架的对外通信接口，由 DSP 的主核创建并管理，实现基于通信中间件的常用高速总线接口（SRIO、EMIF、PCIE 等）调用、外部设备与 DSP 内各波形数据存储区域之间的数据互通以及各波形对总线占用的管理。

总线服务主要完成共享内存空间与外界之间的数据通信，提供通信中间件功能，一方面接收外部数据，存在共享存储空间指定位置，一方面将存储空间的数据按要求进行对外发送。

各个核的应用从共享存储空间获取数据或写入数据，间接实现应用于外界的通信。

（3）核间通信接口

核间通信接口用于各 DSP 核心之间的数据互通。核间通信接口分为 Notify 和 MessageQ 两种，实现分别用于简单消息和复杂信息的传输。为了减少核间通信的开销，管理框架采用 Notify 结合共享内存的方式进行核间通信接口设计。

（4）共享存储空间

共享存储空间用于波形原始输入数据、中间处理结果以及最终输出数据的存放，并且确保所有数据都能被各个 DSP 核心访问，与 Notify 结合提升核间通信效率，共享存储空间通常使用 DDR 存储以及片上 SRAM 构成。

（5）硬件平台驱动

硬件平台驱动提供 DSP 的硬件驱动支持，包括高速总线、外部存储、定时器、中断等硬件驱动。

框架在使用时需要各个波形研制单位将源代码封装成静态库文件（.lib），并提供波形的入口函数，框架配置相应的任务参数、完成初始化后调用入口函数部署、创建波形。整体的工作流程如图 2 所示。

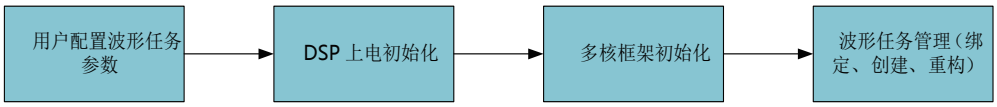


图 2　多波形管理框架工作流程

2　框架关键技术

2.1 多波形管理框架初始化配置

框架在 DSP 加电启动后首先需要完成初始化配置，包括初始参数的配置以及动态任务参数的生成。完成初始化后，框架可以根据需要运行的任务数量和用户启用的 DSP 核数量自动为每个核分配部署任务，并维持负载平衡（即尽量保持所有核运行任务量相当，避免有的核任务过重，有的核闲置）。

框架初始任务参数和 DSP 使用方式与具体波形特性有关，需要用户预先定义。初始任务参数主要包括主从核工作模式（WORK_MODE）、启用的 DSP 核心数量（NUM_CORE_IN_USE）、波形任务数量（NUM_TASK）、以及每个任务划分的共享数据空间大小（BUFFER_LENGTH）等，如表 1 所示。

表 1　框架初始参数配置

参数名称	描述
WORK_MODE	是否支持从核之间的通信。
NUM_CORE_IN_USE	要使用的内核数量
NUM_TASK	需要部署运行的波形任务总量。
BUFFER_LENGTH	波形任务共享数据空间大小。

框架动态任务参数包括：波形任务序号、波形信号量、波形数据空间地址以及核间通信接口，如图 3 所示。动态参数基于用户配置的初始参数而生成，具体配置为：

（1）根据用户初始配置的波形数量（NUM_TASK），框架首先会生成与每个波形任务绑定的任务属性及资源，主要包括任务序号、波形信号量、任务入口、任务栈资源等信息，便于框架进行统一访问、调取与管理；

（2）框架还会根据用户定义的任务数据空间大小（BUFFER_SIZE），在 DSP 的共享内存中分配存储区域为每个波形申请相应的共享数据空间，用于波形大块数据的存储、访问与修改。

核间通信接口采用结合共享内存的Notify机制，其初始化主要根据用户配置的工作模式（WORK_MODE）确定各个核之间的连接关系，完成各个核的连接以及对所连接核的事件注册。

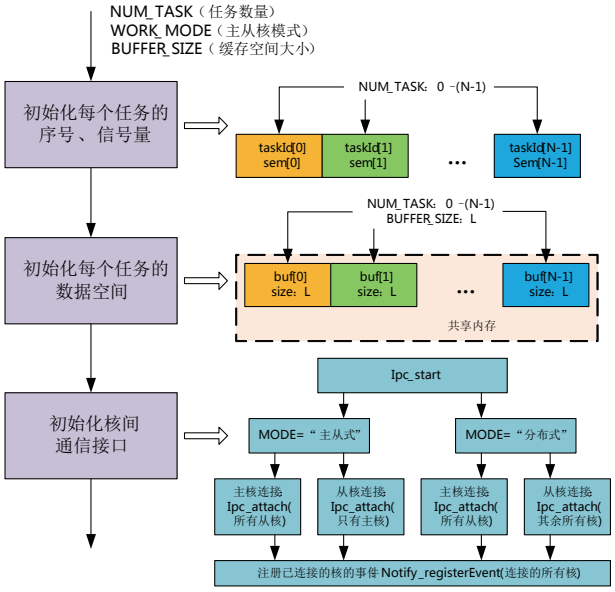
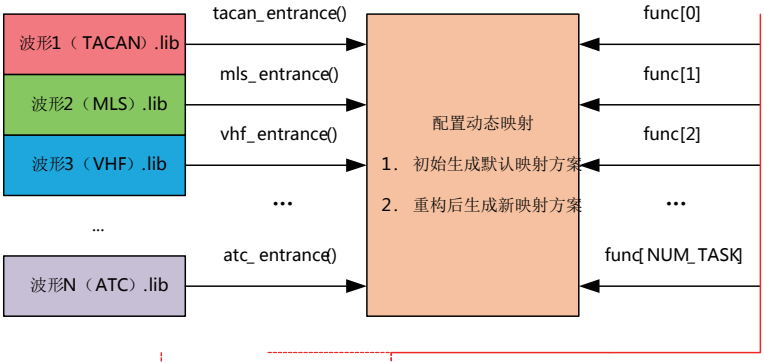


图 3 框架动态参数生成

2.2 波形任务部署技术

在部署波形任务前，首先需要确定每个核需要执行的任务数量（numTaskPerCore）。框架会根据用户定义的波形任务总数（NUM_TASK）以及启用的 DSP 核数（NUM_CORE_IN_USE），动态计算出每个核的任务数量，并自动部署相应的任务，任务只在从核创建运行，主核负责将任务参数通过核间通信接口传递给从核。

在部署任务前，还需要确立波形任务创建时的入口函数、任务栈大小等参数，这些参数由各个波形的运行库提供。DSP 工程应包含所有波形的运行库，这些波形不可能全部实现部署，因此在编译生成可执行文件前需要用户选定部分默认使用的波形，其余波形可以在后期重构时动态部署[6]。为了实现波形管理逻辑和波形任务逻辑的解耦合，框架建立包含任务序号（taskId）、入口函数（func）、任务栈空间（size）、任务优先级（pri）、重构标识等参数的静态映射表，波形任务可以填充、动态修改映射表中的各项参数，并将库文件提供的入口函数与映射表中的 func 相映射。框架根据 taskId 访问映射表中对应的任务参数，并调用对应的入口函数创建任务。后期任务发生重构时，波形任务修改重构标识，由框架判定后，生成新的映射配置方案。映射表内容如图 4 所示。



任务名称	任务序号	入口函数	任务优先级	任务栈空间大小	重构标识
任务_1	taskId[0]	func[0]	pri[0]	size[0]	0/1
任务_2	taskId[1]	func[1]	pri[1]	size[1]	0/1
任务_3	taskId[2]	func[2]	pri[2]	size[2]	0/1
…	…	…	…	…	…
任务_NUM_TASK	taskId[NUM_TASK]	func[NUM_TASK]	pri[NUM_TASK]	size[NUM_TASK]	0/1

图 4 波形任务参数映射表

波形任务绑定、任务映射表的维护在主核进行，创建任务时，主核将任务参数通过核间通信接口传递给从核，从核调用相应任务的入口函数创建波形任务。流程如图 5 所示。

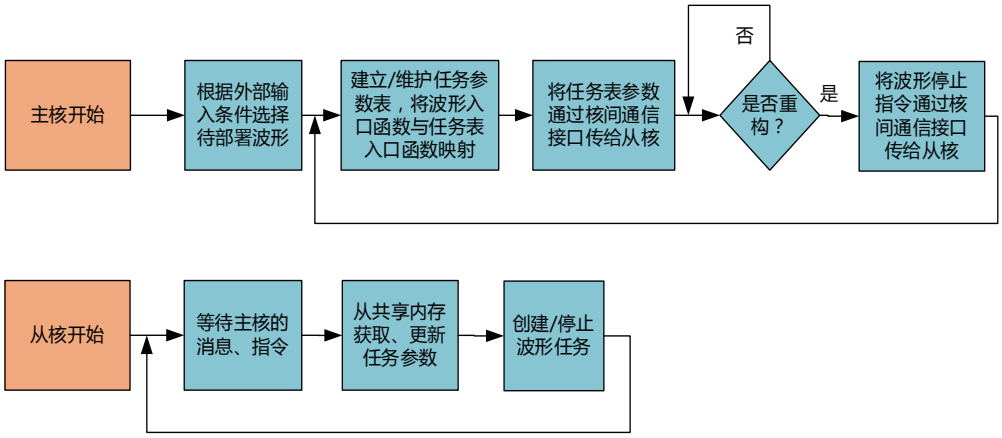


图 5 波形任务创建流程

2.3 多核对外通信机制

波形任务的原始数据通过高速总线（SRIO 等）获取，主核封装了 DSP 的常用高速总线接口，负责外部总线接口的统一管理，并将数据通过共享存储传递给各个从核。

为了避免数据搬移带来的不必要处理开销，框架将各个波形任务的数据空间定义在了 DSP 的共享存储区域，波形算法对于数据的处理、产生的中间结果以及输出数据均存储在该区域中。

主从核通过核间通信接口传达处理指令。在工作中，从核会处于等待数据状态，主核完成一次接收传输后，会将数据存入对应的共享内存区域，并通知对应的从核，从核根据任务算法的需求处理数据，将处理结果也存入共享内存，并通知主核向外部设备发送。具体流程如图 6 所示。

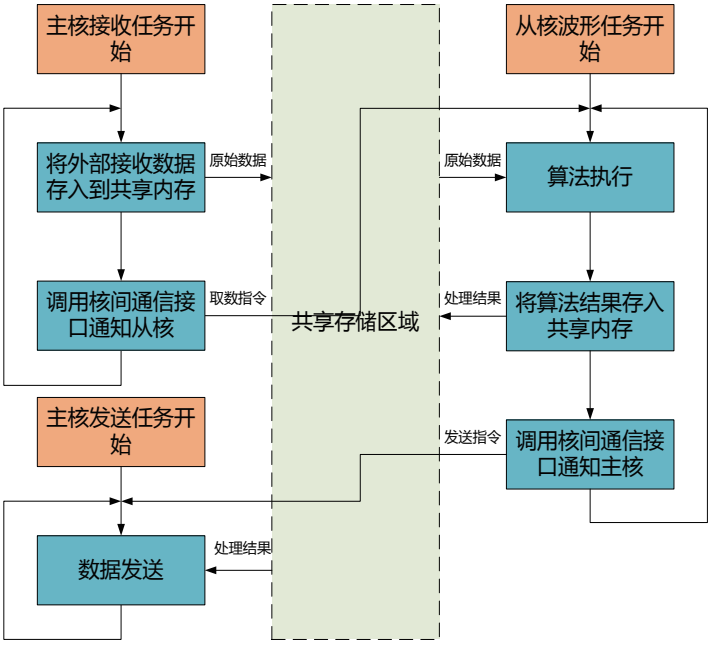


图 6 多核对外通信机制

3 应用与验证情况

3.1 验证情况

通过在某软件无线电系统的信号处理模块中驻留通信、导航和识别类波形，开展多波形管理框架软件的功能和性能验证，主要验证多波形同时运行时是否满足波形性能要求，以及在框架下的通信传输性能。

信号处理模块的软硬件架构如图 7 所示。在 6U 标准的模块中，配置 3 个由 FPGA 与 DSP 组成的信号处理通道，FPGA 通常用于波形预处理，DSP 驻留主要的波形算法。若采用单核 DSP，则每个 DSP 内驻留 1 个波形，即单模块最多可同时运行 3 个波形。此处采用多核 DSP，型号为 TI 公司 Keystone 架构的 8 核 DSP 处理器 TMS3206678，每个 C66x 内核运行频率设为 1.0GHz，操作系统为 SYS/BIOS6.35，对外主要波形数据传输接口为 4X SRIO（单通道速率 5Gbps），采用的编译环境为 TI 公司的 CCS5.5。

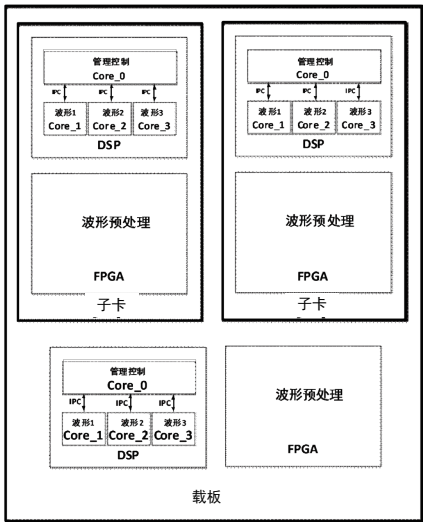


图 7 信号处理模块软硬件架构

考虑到功耗与散热条件的平衡，每个 DSP 分别在 3 个核内驻留 3 个波形，由 Core0 完成多核的管理控制，核运行 1GHz。经过测试，实现了单模块 9 个波形的同时独立运行，能够分别进行波形加卸载，其传输带宽、延时性能满足波形性能要求，波形功能正常，且可快速完成波形移植。相比单核 DSP 的硬件条件下，对于同样波形数量的需求，减少了 3 倍的模块数量、重量和体积。主要的测试数据如表 2 所示。

表 2 验证性能结果

单模块波形数量	对外通信接口有效带宽	对外通信接口传输延时	单个核间访问共享内存的速率			单核 5MB 波形加载时间
			读速率	写速率		
9	1.2GB/s	4μs	9.6Gb/s	12.8Gb/s		2.1s

3.2 应用效果

在满足波形功能核性能的基础上，多波形管理框架软件在实际项目中的应用具有如下几个效果。

（1）构建了多核 DSP 下波形应用的基础软件环境，屏蔽了硬件条件，将波形应用与底层硬件解耦，波形移植时无需关注底层接口，只需要关注波形算法本身的实现或改进，提升了波形应用开发的效率以及波形移植的效率，据统计数据，未采用框架设计的波形，其软件接口可复用率不足 20%，其主要原因为硬件环境不统一。采用多波形管理框架软件设计后，其复用率可提高至 97% 以上；

（2）实现了波形在具体项目上的快速部署或原型验证，特别是在综合化的射频系统中，波形的联试时间将缩短 60% 以上，在原型平台进行验证后的波形，可以在目标系统中快速部署，极大的提高了综合化射频系统的开发效率；

（3）通过框架软件，提升了多核 DSP 的利用率，大幅减少了系统的器件数量，实现了减重、减功耗、降成本，并提升了系统基本可靠性。

4 结论

在使用多核处理器代替原有单核处理器进行机载航空电子平台综合化、通用化设计时，为了充分使用多核处理器的计算能力、避免毫无收益的“集中放置”式综合化，本文基于 TMS320C6678 多核 D02SP 芯片，设计了一种多波形管理调度框架，一方面对波形任务进行动态、全生命周期管理，将各个波形灵活配置到不同的 DSP 处理核心去运行，准确实现每个波形的加载、卸载、启动、停止，另一方面通过合理的功能分割实现波形管理与波形功能的解耦合，便于不同波形的整合与维护。

参 考 文 献

[1] 李鹏 , 窦爱萍 . 高性能信号处理通用平台研究 [J]. 现代电子技术 , 2013: 52 – 55.

[2] 张倩 . 基于多核 DSP 的雷达信号处理系统的研究与实现 [D]. 南京理工大学 , 2020.

[3] 姜力茹 , 任建辉 , 许云达 , 张斌 . 基于 FPGA+DSP 的 TACAN 信号检测仪设计 [J]. 电光与控制 , 2016, 23(10): 66-70+89.

[4] 杨方 . 基于 TMS320C6678 的多核 DSP 并行处理应用技术研究 [D]. 北京理工大学 , 2014.

[5] 杨松 , 漆昭铃 , 贺亚龙 , 柴俊 . 基于多核 DSP 的软件主从架构设计 [J]. 电子技术与软件工程 , 2019(11): 25-26.

[6] 何双宗 . 基于多核 DSP 的可重构数字信号处理系统设计与实现 [D]. 天津工业大学 , 2019.