

# 基于 IEEE 1394b 总线的存储系统设计

张勤, 陈顺

(中国航空无线电电子研究所, 上海 200241)

**[摘要]** 提出了一种基于 IEEE 1394 总线的存储系统设计方法, 该存储系统是由主机端、传输总线、存储卡端组成。设计了基于 IEEE 1394 总线存储系统的系统架构、硬件环境、IEEE1394 b 协议模型、SBP-2 协议模型、ATA 块设备驱动模型和文件系统。按该设计实现的存储系统经测试和试验验证证明能实现可靠的数据存储, 可充分发挥 IEEE 1394b 总线及 SBP2 协议的优势。该设计有效可行, 可应用于实际工程项目或作为同类设备研制的重要参考。

**[关键词]** IEEE 1394b; 总线; SBP2 协议; 存储设备

**[中图分类号]** TP333

**[文献标识码]** A

**[文章编号]** 1006-141X(2020)02-0031-06

## Storage System Designing Based on IEEE 1394 Bus

ZHANG Qin, CHEN Shun

(China National Aeronautical Radio Electronics Research Institute, Shanghai 200233, China)

**Abstract:** A method for storage system designing is set forth based on IEEE 1394 Bus. The new storage system is consisted of host, transmission bus, IEEE1394 serial bus protocol, SBP-2 and ATA block device driver. The new one fully takes the advantage of IEEE1394 Bus and SBP-2 protocol and it is proved to be a reliable storage approach through rigorous verification test. The design will be a useful case for referring and more it can be generalized to the other project.

**Key words:** IEEE 1394 serial bus; SBP-2 protocol; storage device

IEEE 1394b 总线是用于两个或多个设备之间数据传输的服务总线, 它可以实现高效的数据通信。由于该总线的高带宽和低延时特性, 它被应用于多个领域。其中基于 IEEE 1394b 总线的数据存储就是一种实用的应用场景, 本文提出了一种基于 IEEE 1394 总线的存储系统设计方法, 该设计可为数据存取提供统一的服务端口, 将远程的存储节点虚拟为本地数据服务器, 提高存储服务的通用性。

该设计利用 IEEE 1394 总线作为串行总线接口 (SBP2: Serial Bus Protocol 2) 协议的传输媒介, 实现数据访问节点与数据服务器之间的对等协议, 将小型计算机系统接口 (SCSI: Small Computer System Interface) 与高技术配置 (ATA: Advanced Technology Attachment) / 串口硬盘 (SATA: Serial ATA) 进行了完美结合。

收稿日期: 2019-11-24

引用格式: 张勤, 陈顺. 基于 IEEE 1394b 总线的存储系统设计 [J]. 航空电子技术, 2020, 51(2): 31-36.

## 1 系统架构

基于 IEEE 1394b 总线的存储系统是由主机端、传输总线、存储卡端组成。主机端负责将数据进行分类、封装,通过传输总线存储到存储介质端,存储介质端是 128 GB 的电子盘,本系统采用了 IEEE 1394b 总线作为传输线,主机端和存储卡端的接口是 IEEE 1394b 接口,传输速率为 400 MB/s 或 800 MB/s,系统结构如图 1 所示。

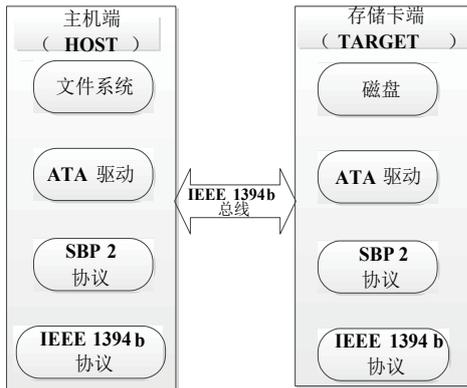


图 1 存储系统结构框图

主机端包括硬件、驱动、文件系统和应用;存储卡端包括硬件、驱动,在存储卡端进行实际的物理存储,不再需要文件系统的支持。驱动包括 IEEE 1394b 协议、SBP2 协议、ATA 驱动。

主机端发起单次文件操作的一个完整的操作流程如下:

(1) 主机端通过文件系统对磁盘上的某个文件进行操作;

(2) 文件系统调用 ATA 驱动调用时开始形成不同的 ATA 命令并下发往底层 SBP2 协议;

(3) SBP2 协议将这些 ATA 命令进行封装并下发给 IEEE 1394b 协议;

(4) IEEE 1394b 协议利用异步发送方式将数据发给存储卡端;

(5) 存储卡端收到这些数据后送给 SBP2 协议进行解析;

(6) SBP2 协议将数据解析为 ATA 的命令后真正发送给物理磁盘并等待操作完成;

(7) 物理磁盘操作完成后将操作后结果数据返回给 ATA 驱动;

(8) ATA 驱动将数据再次送回给 SBP2 进行数据封装;

(9) SBP2 协议将结果数据封装后通过 IEEE1394b 协议发送回主机端;

(10) 主机端 IEEE 1394b 协议收到结果数据后发回给 SBP2 协议进行解析;

(11) SBP2 协议进行解析后将数据送回给 ATA 驱动;

(12) ATA 驱动将结果数据送到文件系统后,主机端将得到真正的访问数据。

## 2 硬件环境描述

### 2.1 主机端硬件环境

主机端硬件基于链路层芯片 TSB82AA2BIPGE 和物理层芯片 TSB81BA3EIPFP 的接口设计方案。以 P2020 为主控制器,PEX8114-BC13BI G 作为 PCIE-PCI 桥片电路,共同实现 IEEE 1394 事务层协议,链路层和物理层芯片则作为外设实现数据读取和写入。整体结构框图如图 2 所示。

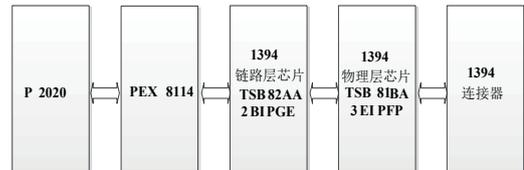


图 2 主机端硬件框架图

链路层芯片 TSB82AA2BIPGE 外部端口包括外设部件互连标准 (PCI: Peripheral Component Interconnect) 仲裁控制信号、PCI 数据地址总线、IEEE 1394 数据位和 IEEE 1394 物理层控制信号。P2020 主处理器的通用 PCI 总线接口与链路层芯片相连接,实现寄存器配置、异步控制、等时传输等功能。IEEE 1394 链路层主要提供半双工式的传输服务,可以实现异步传输模式和同步传输模式。异步传输模式将数据包发向明确的节点,并要求等到应答,它适用于对数据带宽和时间限制要求较低的应用。同步传输模式采用广播的方式,以简单的识别字表示目标,在一定的时间间隔内不断地发送数据包,并不要求得到应答。

物理层提供了逻辑信号到物理电信号的轮换,IEEE 1394a 支持最大 400 MB/s 的传输速率,最大为 4.5 m 的传输距离。IEEE 1394b 支持最大信号传输率达到 800 MB/s 和 50~100 m 的传输距离。同时还实现了自动的总线初始化,而不需要专门的控制设备对串行总线上的硬件进行仲裁初始化。TSB81BA3EIPFP 是一款三端口兼容 IEEE 1394a 和 IEEE 1394b 标准的物理层 (PHY: Physical) 芯片。TSB81BA3EIPFP 提供 3 个物理端口,每个端口都有

单独的线缆偏置电压和终端驱动器供电电压; 支持等时传输和异步传输, 支持 100 MB/s、200 MB/s、400 MB/s、800 MB/s 的传输速率, 能和链路层芯片实现无缝连接, 具有较高的通信速率与稳定性。

### 2.2 存储卡端环境

存储卡端硬件基于链路层芯片 OX-UFS944SE-LQCG 和物理层芯片 TSB81BA3EIPFP 的接口设计方案。OXUFS944SE-LQCG 内含 ARM 处理器内核处于数据的转换与传输, 将接收到的数据通过 SATA 接口写入 NAND 存储介质中。整体结构如图 3 所示。

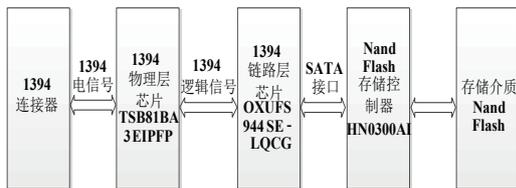


图 3 存储卡端硬件框架图

### 2.3 链路层接口

链路层芯片 TSB82AA2BIPGE 外部端口包括 PCI 仲裁控制信号、PCI 数据地址总线、1394 数据位和 1394 物理层控制信号。P2020 主处理器的通用 PCI 总线接口与链路层芯片相连接, 实现寄存器配置、异步控制、等时传输等功能。主控与 1394 链路层芯片连接框图如图 4 所示。

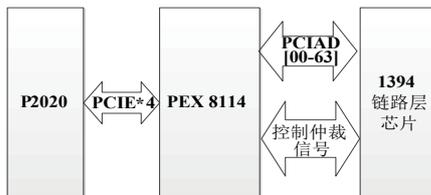


图 4 主控与 1394 链路层芯片连接框图

1394 链路层主要提供半双工式的传输服务, 可以实现异步传输和同步传输。异步传输模式将数据包发向明确的节点, 并要求等到应答, 它适用于对数据带宽和时间限制要求较低的应用。同步传输模式采用广播的方式, 以简单的识别字表示目标, 在一定的时间间隔内不断地发送数据包, 并不要求得到应答。

### 2.4 物理层接口

链路层芯片 TSB82AA2BIPGE 需与 TI 公司的 PHY 芯片 TSB81BA3EIPFP 配套使用。图 5 显示了 TSB82AA2BIPGE 与 TSB81BA3EIPFP 连接的 LLC-PHY 接口。LLC-PHY 接口由 SCLK、CTL0-CTL1、D0-D7、LREQ、LPS、LINKON (C/LKON) 和 DI-

RECT (ISO) 引脚组成。

物理层提供了逻辑信号到物理电信号的轮换, IEEE 1394a 支持最大 400 MB/s 的传输速率, 最大 4.5 m 的传输距离。IEEE 1394b 支持最大信号传输率达到 800 MB/s 和 50~100 m 的传输距离。同时还实现了自动的总线初始化, 而不需要专门的控制设备对串行总线上的硬件进行仲裁初始化。

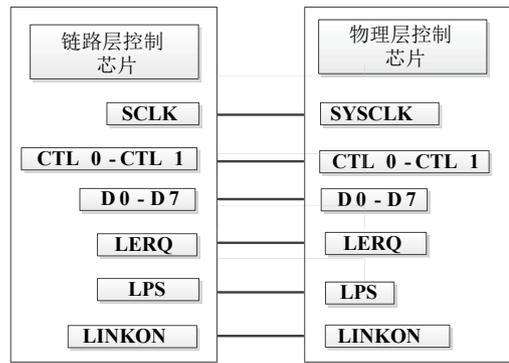


图 5 LLC-PHY 连接框图

### 2.5 物理层连接器接口

TSB81BA3EIPFP 有 3 个电缆连接端口。接口包括线缆、线缆地线、双绞线 TPA+/TPA-、双绞线 TPB+/TPB-。双绞线 TPA 上传送差分选通信号, 并接收差分数据。双绞线 TPB 上传送差分数据, 并接收差分选通信号。

每个端口 (TPA 和 TPB) 的驱动器设计为与外部 112  $\Omega$  端接电阻网络一起工作。传输线上差模信号以 100 MHz/200 MHz/400 MHz 的频率产生, 用于复位和仲裁, 总线配置以及数据包传输。IEEE 1394 差模信号在传输线上的特性阻抗为  $(110 \pm 6) \Omega$ , 使用 112  $\Omega$  (选用 2 个 56  $\Omega$  标称电阻串联) 的终端电阻器来消除每个信号线上的反射。

## 3 驱动

### 3.1 IEEE 1394b 协议

IEEE 1394b 协议是一个非常复杂的协议, 本设计采用了分层架构对协议进行实现, 将协议划分为硬件驱动层, 数据传输层, 事务层, 操作层, 可有效实现设备管理, 节点管理, 协议处理, 并且提供了一定的扩展性, 可在此基础上挂接其他的高层传输协议如 eth、sbp2、video 和 dv 等, 能够支持符合该协议标准的各种设备, 甚至是自定义的通信协议。

在实际使用中, 并不需要对各种可能的设备都去识别, 在上层设备驱动程序这一级按需开发, 为

能够对上层设备驱动提供更方便而明确的支持, 将 IEEE 1394b 协议实现为库的形式, 上层的设备驱动只需要在库的基础上实现特定的协议。

IEEE 1394b 硬件管理层处于最底层, 它是对一个符合开放式主机控制接口协议 (OHCI: Open Host Controller Interface) 规范的 IEEE 1394b 主机控制器的接口驱动程序, 它用于控制 IEEE 1394b 链路层芯片, 为上一级的总线驱动程序提供一个设备无关的接口。主要功能是: Host 总线 (如 PCI 总线的初始化), 配置 IEEE 1394b 链路层和物理层芯片的内部寄存器, OHCI 初始化, 以及总线的操作。

IEEE 1394b 数据传输层用于控制 IEEE 1394b 总线, 它使用端口驱动程序访问芯片, 与设备无关。大致功能分为四类: 总线的控制 (如复位, 发送配置包, 设定节点间的传输速度等), 信息获取 (如获取配置信息, 节点地址, 拓扑结构, 连接速度, 等时传输的周期、带宽、通道等), 异步传输 (如异步读, 异步写操作, 异步锁定操作等), 同步传输 (如利用同步通道从设备读数据, 向设备写数据, 分配带宽等等)。

IEEE 1394b 事务层负责总线中各项事务的操作, 包括了读、写、锁等, 通过在该层对命令进行响应, 可将命令的操作结果反馈给对等端, 完成完整的事务处理。

IEEE 1394b 操作层用于控制收发数据的最顶层接口。

### 3.2 SBP2 协议

SBP2 是定义在高速串行总线 (如 IEEE 1394b 总线) 上传输命令和数据的协议。SBP2 协议的实现依赖于下面的条件: 遵循控制和状态登记体系结构 (CSR: Control and Status Registers)、通过串行总线连接的通讯发起者和目标者之间可以交换命令、数据和状态。

(1) 协议可以实现对多种命令集的命令、数据和状态的封装。同时兼容已经存在的应用和操作系统

(2) 协议允许发起者创建一个任意大小的可竞争的任务集, 而不考虑在目标上实现的限制;

(3) 当响应者执行先前的任务时, 协议允许发起者在任务集中动态添加的任务, 新加入的任务不应该干预到目标正在处理的任务;

(4) 发起者的软硬件设计不应受目标变化的影响;

(5) 为提高系统总体性能的可测量性, 协议允许从发起者分发直接存储器访问 (DMA: Direct

Memory Access) 上下文到目标。

### 3.3 ATA 驱动

VxWorks 已经为标准的 ATA 驱动提供了模板驱动, 我们要做的就是在此模板基础上进行深入开发。主机端将文件系统的读写操作, 以及操作的磁盘位置, 操作范围经转换后, 封装到 SCSI 的指令集中, 存储卡端收到 SBP2 的协议包后, 从数据包中解析出相应的 ATA 指令, 发起相应的读写操作。

## 4 文件系统

文件系统采用 VxWorks5.5/6.8 中自带的 DosFs 文件系统, 在本设计中文件系统驻留在主机端, 在识别到存储卡端存储节点后, 将存储卡虚拟化为主机端的块设备, 并添加到块设备列表中, 将 DosFs 文件系统挂载到该块设备。基于 IEEE 1394b 总线的存储系统也可使用自定义的文件系统。

基于 IEEE 1394b 总线的存储系统使用文件系统后可适用于各类数据的记录, 本文使用了三种每秒兆字节级的大数据量数据的记录, 六类每秒字节级小数据量数据的记录。

## 5 关键点设计

### 5.1 协议驱动力的转换

该存储系统中涉及到 IEEE 1394b 协议、SBP2 协议和 ATA 驱动, 这三层之间要协调一致才能完成相应的功能。IEEE 1394b 协议负责从 IEEE 1394b 总线接收数据, 但对于数据属性与内容不做处理, 仅处理符合 IEEE 1394b 的协议包, 通过解析协议包确定该数据是否需要由 SBP2 协议来处理。ATA 驱动受文件系统调用后确定需要的操作, 操作对应 ATA 设备的位置和范围。ATA 驱动将操作转换为对应的 SCSI 指令, 连同操作的 ATA 位置与范围传递给 SBP2 协议。SBP2 协议是连接 ATA 设备驱动与 IEEE 1394b 总线传输的中间媒介层, 该协议将 ATA 设备驱动层传递来的操作指令, 操作位置, 操作范围封装成对象请求代理 (ORB: Object Request Broker), 并将多个 ORB 组成指令链, 通过敲铃的方式将 ORB 发送传递到 IEEE 1394b 协议层, 最终由 IEEE 1394b 协议层将要交互的指令传递到目标端。目标端解析指令后将指令转换为具体的操作动作, 将得到的数据反馈给主机端, 主机端按照反馈的信息解析出读取数据的位置, 再通过读指令将数据从目标端获取到主机端。两层协议和一层驱动之间采用应用程序接口 (API: Application Programming Interface) 调用方式进行数据和指令

的传递,每一层都有独立的运行状态定义,需要对每一层的故障反馈到上一层进行转换,以使上一层能够得到正确的运行状态。

IEEE 1394b 协议层和 SBP2 协议层负责连接状态的维护,IEEE 1394b 协议层负责 IEEE 1394 连接层的连接状态;SBP2 协议层负责与 ATA 设备之间串行协议的连接状态。

## 5.2 协议映射

IEEE 1394b 总线采用 64 位编制方式,去除总线编号和设备编号后,剩下 48 位的数据地址段,SBP2 协议占用了其中的一段用于 SBP2 协议报文的传输。对于 IEEE 1394b 协议层来说,发送报文是从各个发送接口获得数据地址,接收报文是从接收的报文地址段中获得目的地址,该协议层不知道对应的地址应该由哪一个功能进行处理。本系统在 IEEE 1394b 协议层建立地址映射机制,每个处理功能都对应了一个 48 位的地址段,将不同地址段的不同操作注册到 IEEE 1394b 协议层中,IEEE 1394b 协议层在收到数据时就知道应该将收到的数据路由到哪个功能上去。SBP2 协议层作为一个功能注册到 IEEE 1394b 协议层中进行数据接收。

## 5.3 复位抖动的处理

IEEE 1394b 总线对信号质量要求较高的一类总线,信号中的某个毛刺都有可能引发 IEEE 1394b 总

线的复位,复位一旦产生,已经建立的 IEEE 1394b 连接,SBP2 协议连接都将被复位,数据存储就会被中断,要等到连接重新建立后才能有效传输,这种情况是不能被应用场景接受的,数据有一定的缓冲能力,但从复位到恢复正常的时间较长,在嵌入式环境占用过大的缓冲资源是无法接受的,需要快速从复位中恢复回来,或在 SBP2 协议层过滤这类扰动。本系统 IEEE 1394b 协议层对已经识别过的节点信息都做了缓存,只要节点的唯一标识能够匹配,就会快速建立连接,节省了节点功能识别的时间,同时在 SBP2 层增加了快速重连功能,节省了重新登陆认证的时间。

## 6 测试验证

在系统综合联试过程中,对基于 IEEE 1394b 总线的存储系统进行了系统测试,对应用各类数据记录进行测试,主要内容有块操作测试、写数据测试、系统综合测试,测试结果如表 1 所示,测试出现的问题及解决措施如表 2 所示。

基于 IEEE 1394b 总线的存储系统通过了环境试验、电磁兼容试验测试验证,试验期间系统稳定可靠,各类记录数据下载后经地面回读校验验证,未发生数据记录异常。

表 1 测试项目表

序号	测试项	判据	测试结果
1	块操作测试	写盘数据与读回数据比较一致。	测试数据量: 2494.702 GB, 功能正常。
3	写数据条目测试	回读数据和写入数据相同。	测试次数 1023 次, 功能正常。
4	随即存储测试	所有的数据均比对正确。	测试次数 256 次, 功能正常。
5	全逻辑覆盖测试	所有的数据均比对正确。	测试数据量: 527.34 GB, 功能正常。
6	文件读写测试	回读数据 MD5 码校验与源文件相同。	测试数据量: 141.33 GB, 功能正常。
7	扇区读写测试	回读数据 MD5 码校验与源文件相同。	测试数据量: 210.58 GB, 功能正常, 读速度 >20 MB/s, 写速度 >19 MB/s。
8	A 类数据记录测试	A 类数据判读软件正确解析, 无丢帧。	测试数据量: 10 GB, 功能正常。
9	B 类数据记录测试	B 类数据解析软件正确解析, 无丢帧。	测试数据量: 30 GB, 功能正常。
10	C 类数据记录测试	帧计数及校验软件检查正确。	测试数据量: 250 GB, 功能正常。
11	小数据量类数据记录测试	能正确记录各类小数据量数据, 并能正确解析。	测试数据量: 32 MB, 功能正常。
12	循环记录测试	让每个数据区都写满数据并开始循环记录, 查看数据覆盖及数据下载正确性	测试数据量: 120 GB, 功能正常。
13	卡余量	能正确上报卡余量。循环后为 0%。	测试次数 100 次, 功能正常。
14	烤机测试	上电不间断工作 8 小时, 各项功能正常。	测试次数 10 次, 功能正常。

表 2 测试出现的问题及解决措施表

序号	问题	解决情况	备注
1	主机端软件应用层任务挂起	拔存储卡端存储卡后再插入存储卡，主机端软件需要重新初始化存储卡端，初始化程序中未对全局变量归零，造成该变量累加，数据拷贝时利用该变量进行拷贝次数，造成数据拷贝越界，影响到了任务的运行空间，出现任务挂起。问题可以复现，已解决。	更改后测试次数 100 次，正常。
2	主机端 SBP2 层任务挂起	在插拔存储卡时，该任务会将 SBP2 设备从操作系统中移除，如果该设备的地址为空，移除程序未进行判断直接移除，造成地址访问出差，引起任务挂起。已解决。	更改后测试次数 100 次，正常。

## 7 结束语

按该设计实现的存储系统经测试和试验验证证明能实现可靠的数据存储，充分发挥 IEEE 1394b 总线及 SBP2 协议的优势。该设计有效可行，可应用于实际工程项目中或作为同类设备研制的重要参考。由于使用的环境的不同，对性能和可靠性的要求各有差异，在协议实现的完备性方面，系统综合运行性能方面仍然有调优的工作需要继续开展。

### 参 考 文 献

- [1] IEEE Std 1394-1995. IEEE standard for a high performance serial bus[S]. 1996.
- [2] IEEE Std 1394a-2000. IEEE standard for a high performance serial bus[S]. 2000.
- [3] IEEE Std 1394b-2002. IEEE standard for a high performance serial bus[S]. 2002.
- [4] ANSI INCITS325-1998. serial bus protocol 2[S]. 1998.
- [5] ISO/IEC13213, Information technology - microprocessor systems - control and status registers (CSR) architecture for microcomputer buses [S]. 1994.