

基于低温烧结银的航天功率模块基板大面积连接工艺改进

姜涵宁 李欣 梅云辉

(天津大学材料科学与工程学院,天津 300350)

文 摘 由于传统航空功率模块中大面积基板连接采用锡铅焊料,可靠性不佳,本文采用烧结银进行大面积基板连接,研究了接头的力学性能、断裂模式和显微组织。结果表明:接头力学性能良好,平均剪切强度为45.18 MPa,呈现出内聚失效和韧性断裂模式,粘接层的孔隙率为4.82%,显微结构致密均匀,界面结合良好。改进的大面积烧结银工艺只需印刷一次焊膏,采用快速升温速率提高烧结银致密度,并将烧结压力降至2 MPa,可以满足航天功率模块中基板连接的要求。

关键词 低温烧结银,大面积烧结,单层印刷,基板连接

中图分类号: TG454

DOI: 10.12044/j. issn. 1007-2330. 2019. 06. 018

Improvement of Low Temperature Large-Area Sintering Silver Process for Aerospace Power Module Substrate Bonding

JIANG Hanning LI Xin MEI Yunhui

(School of Materials Science and Engineering, Tianjin University, Tianjin 300350)

Abstract In traditional aerospace power modules, tin-lead solder with poor reliability is used for large-area substrate connections. In this work, sintered silver is used to join the large-area substrates. The mechanical properties, fracture mode and microstructure of large-area sintered silver joints are studied. The results show that the mechanical properties of the joints are good, and the average shear strength of the sample is 45.18 MPa, showing a cohesive failure and ductile fracture mode. No defects such as voids, cracks or delamination are found in the sintered silver bond-line. The microstructure of the bond-line is dense and uniform with a porosity of 4.82%. It is shown that the improved large-area sintered silver process requires only single printing. By increasing the heating rate to enhance the density of sintered silver and reducing sintering pressure to 2 MPa, the modified process can meet the requirements of substrate bonding in aerospace power modules.

Key words Low temperature sintering silver, Large-area sintering, Single-printed, Substrate bonding

0 引言

随着宽禁带半导体的使用,航天功率电子器件处理的电流与电压变大,产生更多热量,影响器件寿命^[1]。另外,太空中高辐射、大温差等恶劣环境,对功率器件封装可靠性提出了新的要求。在功率模块封装结构中,最重要的是芯片与基板(芯片连接,Die Bonding,>100 mm²)以及基板与底板(基板连接,

Substrate Bonding,>500 mm²)之间的连接。作为保证界面散热的关键通道,连接层的高温可靠工作和散热能力尤为重要^[2-4]。

传统的锡铅焊料和无铅焊料的熔点较低,无法满足大功率 IGBT 器件中热界面材料的要求,且在高温、震动等恶劣环境下,焊料合金容易产生金属间化合物^[5]。而烧结银具有多孔结构,有利于消除接头

收稿日期:2019-04-17

基金项目:国家自然科学基金《裸铜基大功率 IGBT 器件的无铅烧结型界面及其服役可靠性研究》(51401145)

第一作者简介:姜涵宁,1995 年出生,硕士研究生,主要研究方向为功率电子封装工艺和可靠性。E-mail: jianghanning@126.com

通信作者:李欣,副教授,主要研究方向为功率电子封装。E-mail: xinli@tju.edu.cn

的应力集中,在高温下显示出比 SAC305 接头更长的疲劳寿命^[6-7]。另外,烧结银具有工艺温度低、熔点高、导电性和导热性高等优异性能,已成为极具前景的新型封装界面材料^[8]。近年来,小面积烧结银已成功应用于功率模块中的芯片连接材料^[9],然而关于使用大面积烧结银进行基板连接的报道很少。若能使用烧结银实现基板与底板之间的大面积互连,则将极大地提升航天功率模块的散热性能和可靠性^[10]。然而,超大的粘接面积引发一系列问题,如溶剂蒸发时间过长,收缩率大和焊膏溢出。一方面,焊膏中的溶剂必须充分蒸发,以避免残余有机物造成粘接层中的缺陷;另一方面,焊膏与上下板之间还需良好的润湿。

本文提出了一种单层印刷银焊膏粘接大面积($> 500 \text{ mm}^2$)烧结银接头的方法,该工艺可减少步骤并降低烧结压力,以适用于航天功率器件中基板封装。通过无损检测、剪切测试和微观形貌表征接头性能。

1 实验

1.1 材料

本文所使用的银焊膏由银微粒和有机物组成,固体负载量约为 85%。焊膏中银微粒的平均粒径为 2 μm ,表面能较高,因此可以在远低于熔点的温度下完成连接,但也极易发生团聚。因此焊膏中含有分散剂、黏合剂、稀释剂等有机物,以确保颗粒分散/聚合物稳定、焊膏可印刷性和流动性。有机物在烧结之前必须去除。

大面积烧结银接头试样由使用焊膏粘接的两个直接覆铜板(DBC)制备。DBC 基板尺寸为 25 mm × 25 mm,其中用于大面积连接的覆铜尺寸为 24 mm × 24 mm,陶瓷厚度为 0.4 mm,两侧覆铜厚度均为 0.3 mm。DBC 基板表面电镀 10 μm 厚的银层,以防止铜的氧化和烧结过程中的扩散,确保良好的烧结质量。

1.2 试样制备

试样制备的过程包括以下几个步骤。首先,将厚度为 100 μm 的焊膏丝网印刷到清洁的 DBC 下基板上,保证表面光滑均匀。为确保所有样品尺寸一致,提高实验效率和可重复性,定制的夹具用于固定下基板,控制烧结银的厚度,促进上下 DBC 同心对准。将试样置于可编程精密控温加热板上进行预干燥,然后将顶部 DBC 基板安装到焊膏层上,形成 DBC 基板三明治结构。放置一块氟橡胶在三明治结构上,起到缓冲均压的作用。最后,使用本课题组自行研发的可控压力烧结炉将样品在 280°C 下在 2 MPa 的压力下烧结 40 min。试样如图 1 所示。

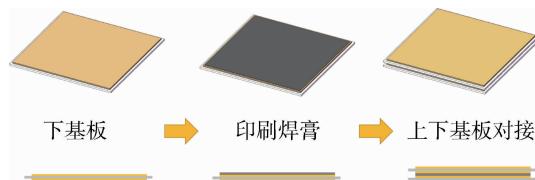


图 1 大面积烧结银基板连接接头示意图

Fig.1 Schematic of large-area substrate-bonding joints

1.3 工艺制定

传统的小面积烧结银工艺采用的升温速率为 5°C/min,在 200°C 左右停留时间过长,焊膏在相对较低的温度下开始烧结,致密化程度较低。另外,对流干燥导致干燥速度较慢,烧结时仍有大量有机物残留造成缺陷,严重影响界面热阻,削弱模块的可靠性。

大面积烧结的挑战在于溶剂排放距离和溶剂量增大,导致高而不均匀的孔隙率和气泡等缺陷,限制了烧结银在基板连接上的使用。TAN 等人通过双层印刷方法获得大面积烧结银接头,辅助压力为 1.8~2.8 MPa^[11]。GAO 等人研究了通过双层印刷方法制备的大面积接头界面热阻的二维分布^[12]。但双层印刷的方法工序复杂,并且第二层的厚度很薄,难以保证焊膏与上基板之间的完全润湿。

对于烧结银而言,适当的干燥方法是高质量互联的关键因素,必须在干燥时间和最终互连质量之间取得平衡。为此,在烧结工艺前采用开放式接触干燥技术。与对流干燥等相比,开放接触干燥具有更大的蒸发面积,可以快速均匀地去除溶剂,同时焊膏上表面温度相对较低,仍然保留所需的润湿性,因此非常适合于超大面积烧结^[13-14]。另外,在大面积基板连接中,对粘接层的致密化均匀程度要求极高,以避免局部热阻升高产生热量聚集,损坏芯片。因此,在改进工艺中,采用直接加热至 280°C 的升温速率,以快速通过非致密化烧结阶段^[15]。

参考图 2 所示的银焊膏的热重分析(TGA)分析结果,制定了如下图 3 烧结工艺。焊膏开放接触干燥温度为有机物开始挥发的温度 50°C,以便于控制有机物含量。烧结温度选取有机物挥发完全温度 280°C,以保证粘结层中不产生缺陷。

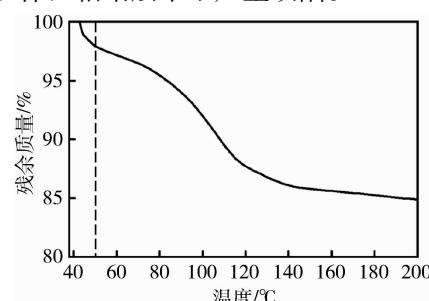


图 2 银焊膏热重(TGA)分析

Fig.2 Thermogravimetric analysis of silver paste

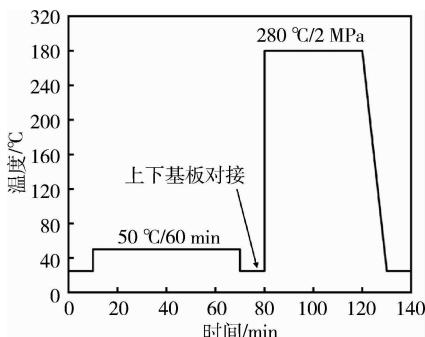


图 3 改进的大面积烧结银工艺示意图

Fig.3 Modified processing of large-area silver sintering

1.4 性能表征

试样制备完成后,根据 GJB4027A—2006 标准,超声扫描显微镜面扫描模式(C-scanning acoustic microscope, C-SAM)和 X 射线计算机断层扫描(X-CT)用于评估烧结银层的微观结构,观察有无气孔、裂纹等缺陷。本文所使用的 X 射线计算机断层扫描仪型号为 YXLONY Cougar SMT,其分辨率可达 $1 \mu\text{m}$ 。超声扫描显微镜型号为 SONIX ECHO,其分辨率为 $0.5 \mu\text{m}$,重复精度为 $\pm 0.5 \mu\text{m}$ 。为了检验 $24 \text{ mm} \times 24 \text{ mm}$ 的大面积烧结银接头的机械性能,用金相切割机将样品按照 4 排 4 列的形式切成 16 个小块,通过剪切测试仪以 0.2 mm 的恒定剪切速率进行测试,获得试样的剪切强度大小和分布,从而评估粘接质量。扫描电镜(SEM)用于观察剪切断裂位置的形态,获知失效形式。另外,为研究界面结合情况和孔隙率,使用 SEM 观察横截面微观结构。

2 结果与讨论

2.1 无损检测

为了考察单次印刷工艺所制备大面积烧结接头的连接质量,采用 C-SAM 和 X-CT 进行无损检测,结果如图 4 所示,采用改进工艺制备的大面积连接试样中的焊膏层表现出均匀的结构,没有明显的孔洞或裂纹等缺陷。烧结银层与基板的界面紧密结合,没有发生分层。无损检测的结果证明,根据焊膏的热重分析曲线改进的烧结工艺,保证了焊膏中有机物的充分干燥,避免了残余有机物迅速沸腾导致的气泡或气体逸散形成的气道,实现良好的烧结质量。

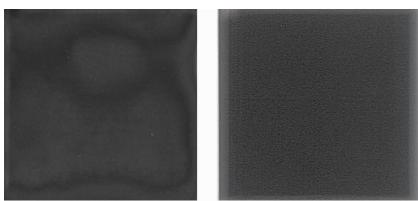


图 4 大面积烧结银基板连接接头无损检测图像

Fig.4 Non-destructive testing image of large-area sintered silver substrate joints

2.2 剪切强度分布测试

低温烧结银大面积连接接头的强度二维分布情况如表 1 所示。结果表明,采用改进工艺获得的低温烧结大面积连接平均强度可到达 45.18 MPa 以上。强度分布在 $34.42 \sim 51.84 \text{ MPa}$ 内,总体均匀稳定,和无损检测的结果一致。试验证明改进的大面积烧结银工艺可以满足航天功率模块的机械性能要求。

综合考虑无损检测和剪切试验的结果,改进工艺制备的大面积烧结接头焊膏分布均匀,粘接强度高,没有明显的孔洞、裂纹等缺陷,可满足航天功率模块中基板粘接的要求。通过优化的烧结工艺制备的试样的断裂模式和微观结构使用 SEM 表征。

表 1 大面积烧结银基板连接接头剪切强度二维分布

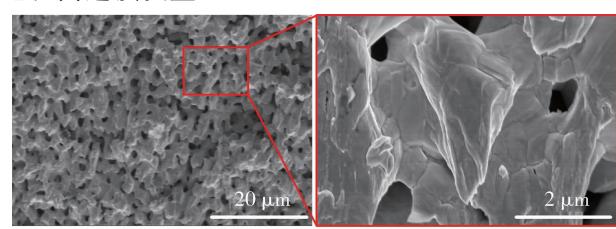
Tab.1 Two-dimensional distribution of shear strength of large-area sintered silver substrate joints

试样编号	剪切强度/MPa	试样编号	剪切强度/MPa
1	46.95	9	39.51
2	43.39	10	34.42
3	50.79	11	40.80
4	46.85	12	51.84
5	49.28	13	43.53
6	43.35	14	41.67
7	46.64	15	47.37
8	49.84	16	46.67
平均剪切强度	45.18		

2.3 连接试样微观分析

2.3.1 断面微观分析

连接试样的剪切断面微观形貌如下图 5 所示。通过对剪断试样的观察发现,大面积烧结接头的剪切失效发生在烧结银层内部。断面上可以观察到大量具有明显塑性变形的晶粒,形成韧窝,表现出典型的韧性断裂形貌。同时,试样的剪切强度达到 45.18 MPa ,也证实了这一点。剪切断面微观结构说明焊膏与上下基板的界面上形成了可靠的连接。高倍率 SEM 图像显示银颗粒之间的良好致密化,没有孤立的银微粒存在,晶粒之间也紧密结合。可以证明银浆中的分散剂被充分烧蚀,这意味着改进工艺可以有效地提高连接质量。



(a) 低倍图像

(b) 高倍图像

图 5 大面积烧结银基板连接接头剪切断面 SEM 图像

Fig.5 SEM image of shear section of large-area sintered silver substrate joint

2.3.2 横截面微观分析

通过对改进工艺制备的试样截面进行 SEM 显微观察,从下图 6 中可以看出,焊膏层与上连接层 DBC 基板和下连接层铜底板之间,均通过银粒子的充分扩散,完成了界面的可靠连接。与无损检测的结果一致,SEM 图片显示界面上没有发生分层现象。烧结后的银焊膏层呈现典型多孔结构,平均厚度为 50 μm ,没有气泡或裂缝等缺陷,表现出均匀的致密化程度。

银焊膏烧结后的多孔纯银结构,除了具有较传统连接材料更高的导电、导热性能以外,还具有较低的弹性模量,可以很好的削弱由于上下连接层热膨胀系数不匹配造成的剪切应力,获得更好的长期可靠性。

孔隙率对烧结银性能的影响不可忽略。通常,孔隙率越低,粘合层的热电性能越好。Image pro plus 用于处理图像并计算孔隙度。为了缩小误差幅度,采用四个 SEM 图像的平均值。孔隙率为 4.82%,远低于双层印刷工艺的孔隙率 17.6%^[11]。横截面微观形貌分析表明,通过优化工艺实现了用于基板连接的高质量大面积烧结银接头。

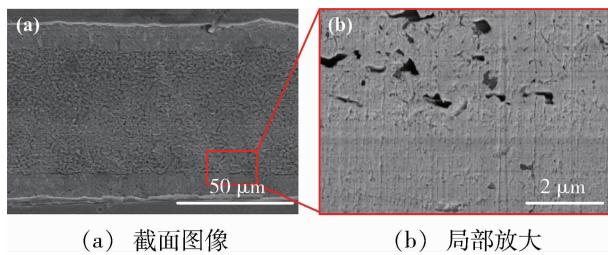


图 6 大面积烧结银基板连接接头横截面 SEM 图像

Fig.6 SEM image of cross section of large area

sintered silver substrate joint

3 结论

本文改进的航空功率模块中大面积($>500 \text{ mm}^2$)连接低温烧结银焊膏工艺,主要结论如下:

(1)采用单层印刷,50°C,60min 的预干燥步骤可以有效控制缺陷,获得没有明显缺陷的大面积银焊膏烧结连接接头。

(2)快速升温可优化烧结质量,所得接头强度分布均匀,平均强度可达 45.18 MPa,在剪切测试中表现出内聚破坏模式和典型的韧性断裂形态。

(3)采用改进工艺制备的烧结银连接层微观结构均匀致密,孔隙率为 4.82%,没有发生分层现象。

参考文献

[1] 白玉新,刘俊琴,李雪,等 碳化硅(SiC)功率器件及其在航天电子产品中的应用前景展望[J]. 航天标准化, 2011, (3): 10–12.

[2] MORRIS G K, POLAKOWSKI M, WEI L, et al. Thermal interface material evaluation for IGBT modules under realistic power cycling conditions[C]. IEEE International Workshop on In-

tegrated Power Packaging, 2015.

[3] OTIABA K C, EKERE N N, BHATTI R S, et al. Thermal interface materials for automotive electronic control unit: trends, technology and R&D challenges[J]. Microelectronics Reliability, 2011, 51(12): 2031–2043.

[4] CHALKER P. Wide bandgap semiconductor materials for high temperature electronics[J]. Thin Solid Films, 1999, 343–344(1): 616–622.

[5] 王群勇,刘燕芳,白桦,等. 宇航用元器件锡晶须生长研究[J]. 宇航材料工艺, 2010, 40(3): 13–17.

[6] BAI J G, CALATA J N, LEI G, et al. Thermomechanical reliability of low-temperature sintered silver die-attachment[J]. IEEE Transactions on Device & Materials Reliability, 2006, 6(3): 436–441.

[7] DAI J, LI J, AGYAKWA P, et al. Comparative thermal and structural characterization of sintered nano-silver and high-lead solder die attachments during power cycling[J]. IEEE Transactions on Device & Materials Reliability, 2018, PP(99): 1–1.

[8] JORDA X, PERPINA X, VELLVEHI M, et al. Characterization of thermal interface materials for IGBT inverter applications[C]. International Workshop on Thermal Investigations of ICs & Systems, 2016.

[9] LEI T G, CALATA J N, LU G Q, et al. Low-Temperature sintering of nanoscale silver paste for attaching large-area ($>100 \text{ mm}^2$) chips[J]. IEEE Transactions on Components & Packaging Technologies, 2010, 33(1): 98–104.

[10] SCHULZ M, ALLEN S T, POHL W. The crucial influence of thermal interface material in power electronic design[C]. Semiconductor Thermal Measurement & Management Symposium, 2013.

[11] TAN Y S, LI X, CHEN X, et al. Low-pressure-assisted large-area ($>800 \text{ mm}^2$) sintered-silver bonding for high-power electronic packaging[J]. IEEE Transactions on Components Packaging & Manufacturing Technology, 2018, 8(2): 202–209.

[12] SHAN G, YANG Z, TAN Y, et al. Bonding of large substrates by silver sintering and characterization of the interface thermal resistance[C]. IEEE Energy Conversion Congress & Exposition, 2017.

[13] WERESZCZAK A A, MODUGNO M C, CHEN B R, et al. Contact drying of printed sinterable-silver paste[J]. IEEE Transactions on Components Packaging & Manufacturing Technology, 2017, 7(12): 2079–2086.

[14] WERESZCZAK A A, CHEN B R, OISTAD B A. Re-flow-oven-processing of pressureless sintered-silver interconnects[J]. Journal of Materials Processing Technology, 2018, 255: 500–506.

[15] HUANG C, BECKER M F, KETO J W, et al. Annealing of nanostructured silver films produced by supersonic deposition of nanoparticles[J]. Journal of Applied Physics, 2007, 102(5): 054308.